



Docket No.: 1999P1177

I hereby certify that this correspondence is being deposited with the United States Postal Service with sufficient postage as first class mail in an envelope addressed to: Assistant Commissioner for Patents, Washington, D.C. 20231.

By: 

Date: November 6, 2001

**COPY OF PAPERS  
ORIGINALLY FILED**

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

Applicant : Holger Sedlak et al.  
Appl. No. : 09/928,011  
Filed : August 10, 2001  
Title : Microprocessor and Method of Addressing in a Microprocessor

CLAIM FOR PRIORITY

**COPY OF PAPERS**

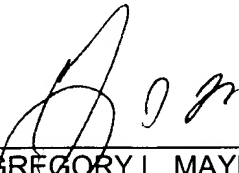
Hon. Commissioner of Patents and Trademarks,  
Washington, D.C. 20231

Sir:

Claim is hereby made for a right of priority under Title 35, U.S. Code, Section 119, based upon the German Patent Application 199 05 510.6 filed February 10, 1999.

A certified copy of the above-mentioned foreign patent application is being submitted herewith.

Respectfully submitted,

  
\_\_\_\_\_  
GREGORY L. MAYBACK  
REG NO. 40,719

Date: November 6, 2001

Lerner and Greenberg, P.A.  
Post Office Box 2480  
Hollywood, FL 33022-2480  
Tel: (954) 925-1100  
Fax: (954) 925-1101

/mjb

**THIS PAGE BLANK (USPTO)**



## Bescheinigung

Die Siemens Aktiengesellschaft in München/Deutschland hat eine Patentanmeldung unter der Bezeichnung

"Mikroprozessor und Verfahren zur Adressierung in einem Mikroprozessor"

am 10. Februar 1999 beim Deutschen Patent- und Markenamt eingereicht.

Die angehefteten Stücke sind eine richtige und genaue Wiedergabe der ursprünglichen Unterlagen dieser Patentanmeldung.

Die Anmeldung hat im Deutschen Patent- und Markenamt vorläufig das Symbol G 06 F 9/26 der Internationalen Patentklassifikation erhalten.

München, den 8. Februar 2000

**Deutsches Patent- und Markenamt**

**Der Präsident**

Im Auftrag

Aktenzeichen: 199 05 510.6

gebinger

**THIS PAGE BLANK (USPTO)**

## Beschreibung

Mikroprozessor und Verfahren zur Adressierung in einem Mikroprozessor

5

Die vorliegende Erfindung betrifft einen Mikroprozessor zur Verarbeitung verschiedener Assembler und ein Verfahren zur relativen Adressierung in einem Mikroprozessor.

- 10 Computerprogramme müssen, damit sie von einem Mikroprozessor abgearbeitet werden können, in einen sogenannten Assemblercode, d.h. in eine für den Mikroprozessor direkt ausführbare Programmiersprache übersetzt werden. Derzeit sind nun am Markt verschiedene Assemblercodes üblich, beispielsweise
- 15 JAVA-Byte-Code oder ECO 2000 Assembler.

- Mikroprozessoren gemäß dem Stand der Technik wurden bisher immer so gebaut, daß sie nur einen einzigen Assemblercode verarbeiten konnten. Dies ist natürlich nachteilig, da die
- 20 Computerprogramme dann für jeden Prozessor in den jeweils anzuwendenden Assemblercode übersetzt werden müssen.

- Die vorliegende Erfindung dient zur Entwicklung eines Mikroprozessors, der unterschiedliche Assemblercodes abarbeiten
- 25 kann. Eine große Schwierigkeit dabei liegt darin, daß sich die Berechnung relativer Adressen bei unterschiedlichen Assemblercodes auf unterschiedliche Programmzählerdefinitionen bezieht. Beispielsweise bezieht sich die relative Adressierung bei JAVA-Byte-Code immer auf den aktuellen Assemblerbe-
- 30 fehl, bei ECO 2000 Assembler immer auf den Befehlszählerstand, der auf den nächsten auszuführenden Assemblerbefehl zeigt.

- Es ist daher Aufgabe der vorliegenden Erfindung, einen Mikro-
- 35 prozessor und ein Verfahren zur relativen Adressierung in einem Mikroprozessor zu schaffen, bei dem in Abhängigkeit von dem jeweiligen Assemblercode immer eine richtige relative

Adressberechnung zu dem richtigen relativen Sprungziel oder den richtigen relativen Daten erfolgt.

~~Erfindungsgemäß wird diese Aufgabe durch einen Mikroprozessor~~

- 5 zur Verarbeitung verschiedener Assembler gelöst, indem ein Parameter vorgesehen ist, der den jeweiligen Assemblercode bezeichnet, und abhängig von diesem Parameter eine unterschiedliche relative Adressierung erfolgt.
- 10 Erfindungsgemäß ist es dabei beispielsweise möglich, mehrere Programmzähler vorzusehen, und abhängig von dem Parameter jeweils einen dieser Programmzähler für die Berechnung der relativen Adressen zu aktivieren.
- 15 Dabei ist es erfindungsgemäß besonders bevorzugt, daß die Programmzähler mit einem Multiplexer verbunden sind, der von dem Parameter gesteuert wird, und der Ausgang des Multiplexers mit der Berechnungseinheit für die relativen Adressen verbunden ist. Auf diese Weise kann die Auswahl des richtigen
- 20 Programmzählers sehr leicht erfolgen.

Weiter kann die richtige relative Adressierung erfindungsgemäß dadurch sichergestellt werden, daß zwischen dem Programmzähler und der Berechnungseinheit für die relativen Adressen

25 ein Addierwerk angeordnet ist, dessen einer Eingang mit dem Programmzähler und dessen anderer Eingang über einen Multiplexer, der von dem Parameter gesteuert wird, mit einem Speicher für die Befehlslänge oder mit dem Wert 0 verbunden wird, und dessen Ausgang mit der Berechnungseinheit verbunden ist.

30 Ebenso kann erfindungsgemäß eine richtige relative Adressierung erreicht werden, indem zwischen dem Programmzähler und der Berechnungseinheit für die relativen Adressen ein Subtrahierwerk angeordnet ist, dessen einer Eingang mit dem Programmzähler und dessen anderer Eingang über einen Multiplexer, der von dem Parameter gesteuert wird, mit einem Speicher

35

für die Befehlslänge oder mit dem Wert 0 verbunden wird, und dessen Ausgang mit der Berechnungseinheit verbunden ist.

5 Zur Lösung der erfindungsgemäßen Aufgabe lehrt die vorliegende Erfindung weiter ein Verfahren zur relativen Adressierung in einem Mikroprozessor, wobei abhängig von einem Betriebszustand oder Parameter für den jeweiligen Assemblercode relative Adressen unterschiedlich ermittelt werden.

10 Dazu ist es erfindungsgemäß bevorzugt, für die verschiedenen Betriebszustände oder Assemblercodes mehrere Programmzähler vorzusehen, die abhängig vom Betriebszustand oder Assemblercode ausgewählt werden.

15 Ebenso ist es erfindungsgemäß vorzugsweise möglich, abhängig von den verschiedenen Betriebszuständen oder Assemblercodes, zu dem Programmzählerstand für die relative Adressberechnung die Befehlslänge hinzuzuzählen oder abzuziehen, oder den Programmzählerstand unverändert zu belassen.

20 Ebenso ist es erfindungsgemäß möglich, abhängig von den verschiedenen Betriebszuständen oder Assemblercodes zu dem Offsetwert, der üblicherweise zur Berechnung relativer Adressen herangezogen wird, eine Befehlslänge hinzuzuzählen, oder abzuziehen, oder den Offsetwert jeweils unverändert zu belassen.  
25

Verschiedene Ausführungsbeispiele der vorliegenden Erfindung werden nun anhand der beigefügten Zeichnungen näher erläutert.  
30

**Fig. 1** eine erfindungsgemäße Schaltung, bei der eine Auswahl zwischen verschiedenen Befehlszählern erfolgt;

35 **Fig. 2** eine erfindungsgemäße Schaltung, bei der abhängig von dem jeweiligen Assemblercode eine Befehlslänge zu dem Befehlszählerstand hinzugezählt wird, oder nicht; und

**Fig. 3** eine Schaltung zur Berechnung des Befehlszählerstandes zur relativen Adressierung, bei der die Befehlslänge von dem Befehlszählerstand abgezogen wird oder nicht.

5

Figur 1 zeigt die erste Variante der vorliegenden Erfindung:

Dabei sind in dem Mikroprozessor zwei Befehlszähler (PC, PCnext) vorgesehen. Diese Befehlszähler enthalten jeweils den zu dem entsprechenden Assemblercode gehörigen Befehlszählerstand. Einer der Zähler (PC) zeigt also immer auf die aktuelle Programmzeile (beispielsweise für JAVA-Byte-Code), während ein weiterer Befehlszähler (PCnext) immer auf die Programmzeile des nächsten Assemblerbefehls zeigt (beispielsweise für ECO 2000 Assembler). Die Ausgänge der beiden Befehlszähler (PC, PCnext) sind mit einer Multiplexereinheit (MUX) verbunden, die in Abhängigkeit von dem jeweils gerade abzuarbeitenden Assemblercode den einen oder den anderen Befehlszählerstand zu ihrem Ausgang durchschaltet, der mit der Berechnungseinheit (10) für die relativen Adressen verbunden ist.

Figur 2 zeigt eine weitere Ausführungsform der Erfindung. Dabei ist lediglich ein Befehlszähler (PC) vorgesehen, der immer auf die aktuelle Befehlszeile zeigt. Zusätzlich muß hier in dem Mikroprozessor ein weiteres Register vorgesehen sein, welches die Befehlslänge (Opcode length) enthält. Der Ausgang dieses Registers (12) wird hier einer Multiplexereinheit (MUX) zugeführt, die von dem Parameter, der den jeweiligen Assemblercode bezeichnet, gesteuert wird. Der andere Eingang dieses Multiplexers ist mit dem Wert "0" belegt. Der Ausgang dieses Multiplexers wird einem Addierwerk (ADD) zugeführt, dessen anderer Eingang mit dem Befehlszähler (PC) verbunden ist. Der Ausgang des Addierwerks (ADD) ist dann mit der Berechnungseinheit (10) für die relativen Adressen verbunden.

35

Figur 3 zeigt eine weitere Ausführungsform der Erfindung. Dabei ist ebenfalls ein Register (12) vorgesehen, welches die



Länge eines Assemblerbefehls (Opcode length) enthält. Auch hier wird der Ausgang dieses Registers einer Multiplexereinheit zugeführt, die von dem Parameter, der den jeweiligen Assemblercode bezeichnet, gesteuert wird. Der andere Eingang dieser Multiplexereinheit ist auch hier mit dem Wert 0 belegt.

Im Gegensatz zu der Ausführungsform der Figur 2 ist der Ausgang der Multiplexereinheit hier jedoch mit einem Subtrahierwerk (Sub) verbunden. Der andere Eingang dieses Subtrahierwerks ist mit dem Befehlszähler verbunden. Der Befehlszähler zeigt in diesem Fall jedoch nicht auf die aktuelle Assemblerbefehlszeile, sondern auf den nächsten Assemblerbefehl.

Der Ausgang des Subtrahierwerks (Sub) ist auch hier mit der Berechnungseinheit (10) für die relative Adressberechnung verbunden.

Gemäß einer weiteren, nicht in den Zeichnungen dargestellten Ausführungsform der Erfindung, kann der Wert der Befehlslänge auch zu dem Offsetwert, der zur Berechnung der relativen Adressen herangezogen wird, hinzugezählt, oder von diesem Offsetwert abgezogen werden.

Da die Assemblercodes in modernen Mikroprozessorsystemen an verschiedenen Stellen im Arbeitsspeicher gespeichert werden können, bevor sie vom Mikroprozessor abgearbeitet werden, ist es erforderlich, Adressierungen relativ, das heißt im Bezug auf die jeweilige Anordnung des Assemblercodes im Arbeitsspeicher anzugeben. Dazu dient die relative Adressierung, bei der zu allen Befehlen, die auf eine andere Adresse im Assemblercode zeigen, ein bestimmter Offsetwert hinzugerechnet wird. Dieser Offsetwert entspricht üblicherweise dem Abstand des Assemblercodes im Arbeitsspeicher, an dem das Programm vom Betriebssystem gespeichert worden ist. Mittels dieses Offsets können dann die im Assemblercode vorhandenen relati-

ven Sprungadressen den tatsächlichen physikalischen Speicherplätzen der jeweiligen Programmzeile zugeordnet werden.

5 ~~Erfindungsgemäß kann nun die Anpassung der relativen Adres-~~  
sierung natürlich auch dergestalt erfolgen, daß die Opcode-  
Länge zu dem Offsetwert hinzugerechnet wird, oder von diesem  
abgezogen wird.

10 Erfindungsgemäß kann beispielsweise bei Verwendung der Adres-  
se der aktuellen Befehlszeile im Befehlszähler des Mikropro-  
zessors dann optional die Befehlslänge zu dem Offsetwert hin-  
zugerechnet werden, wenn ein Assembler verwendet wird, nach  
dessen Vorschrift der Befehlszähler auf den nächsten Assem-  
blerbefehl zeigen muß.

15  
Ebenso kann bei Verwaltung der Adresse des nächsten Assem-  
blerbefehls in dem Befehlszähler des Prozessors die Befehls-  
länge von dem Offsetwert abgezogen werden, wenn ein Assembler  
abgearbeitet werden soll, bei dem der Befehlszähler immer auf  
20 den aktuellen Assemblerbefehl zeigen muß.

Erfindungsgemäß wird also bei der relativen Adressierung die  
Bezugsquelle, der Befehlszähler, beeinflußt, um die richtige  
Berechnungsvorschrift auszuwählen. Dabei kann entweder sowohl  
25 auf den aktuellen Befehlszähler als auch auf den Befehlszäh-  
ler, der auf den nächsten Assemblerbefehl zeigt, zugegriffen  
werden, um die unterschiedlichen Berechnungsvorschriften zu  
berücksichtigen. Dabei wird entweder der Befehlszähler des  
gerade abzuarbeitenden Befehls (PC) oder der Befehlszähler,  
30 der auf den nächsten Befehl zeigt (PCnext) ausgewählt oder es  
werden jeweils ausgehend von einem der Befehlszählerstände  
die jeweils zugehörigen anderen Werte berechnet.

Es können also entweder beide Befehlszähler (PC und PCnext)  
35 in zwei Registern geführt werden, oder es kann mit Hilfe der  
bekannten Befehlslänge einer der beiden Befehlszählerstände  
berechnet werden. Dabei kann entweder aus dem aktuellen Be-

fehlszählerstand durch hinzuzählen der Befehlslänge der auf den nächsten Befehl zeigende Befehlszählerstand berechnet werden, oder es kann aus dem auf den nächsten auszuführenden Befehl zeigenden Befehlszähler durch Abziehen einer Befehls-  
5      länge der aktuelle Befehlszählerstand (PC) berechnet werden. Darüber hinaus kann bei einer weiteren Variante die Befehls-  
länge zu dem Offsetwert addiert werden, wenn im Befehlszähler die Adresse des aktuellen Assemblerbefehls gespeichert ist und der Assemblercode die Adresse des nächsten auszuführenden  
10    Befehls benötigt, oder es kann durch Subtraktion der Opcode-  
Länge vom Offsetwert die Adresse des aktuellen Assemblerbe-  
fehls für den Assemblercode zur Verfügung gestellt werden, wenn der Befehlszähler des Prozessors stets auf den nächsten auszuführenden Assemblerbefehl zeigt.

15

Erfindungsgemäß kann damit erstmals ein Prozessor realisiert werden, der unterschiedliche Assemblerprogrammiersprachen mit unterschiedlichen Berechnungsvorschriften für relative Ziele im Verhältnis zum Befehlszähler innerhalb einer CPU erlaubt.

20

## Patentansprüche

1. Mikroprozessor zur Verarbeitung verschiedener Assembler,  
d a d u r c h g e k e n n z e i c h n e t, daß in dem Mikro-  
5 prozessor ein Parameter vorgesehen ist, der den jeweiligen  
Assemblercode bezeichnet, und abhängig davon, wie dieser Pa-  
rameter gesetzt ist, eine unterschiedliche relative Adressie-  
rung erfolgt.
- 10 2. Mikroprozessor nach Anspruch 1, d a d u r c h g e-  
k e n n z e i c h n e t, daß mehrere Programmzähler (PC,  
PCnext) vorgesehen sind und abhängig von dem Parameter je-  
weils einer dieser Programmzähler (PC, PCnext) bei der Be-  
rechnung relativer Adressen aktiv ist.
- 15 3. Mikroprozessor nach Anspruch 2, d a d u r c h g e-  
k e n n z e i c h n e t, daß die Programmzähler (PC, PCnext)  
mit einem Multiplexer (MUX) verbunden sind, der von dem Para-  
meter gesteuert wird, und der Ausgang des Multiplexers mit  
20 der Berechnungseinheit (10) für die relativen Adressen ver-  
bunden ist.
4. Mikroprozessor nach Anspruch 1, d a d u r c h g e-  
k e n n z e i c h n e t, daß zwischen dem Programmzähler (PC)  
25 und der Berechnungseinheit (10) für die relativen Adressen  
ein Addierwerk (Add) angeordnet ist, dessen einer Eingang mit  
dem Programmzähler (PC) und dessen anderer Eingang über einen  
Multiplexer (MUX), der von dem Parameter gesteuert wird, mit  
einem Speicher (12) für die Befehlslänge (Opcode length) oder  
30 mit dem Wert 0 verbunden wird, und dessen Ausgang mit der Be-  
rechnungseinheit (10) verbunden ist.
5. Mikroprozessor nach Anspruch 1, d a d u r c h g e-  
k e n n z e i c h n e t, daß zwischen dem Programmzähler  
35 (PCnext) und der Berechnungseinheit (10) für die relativen  
Adressen ein Subtrahierwerk (Sub) angeordnet ist, dessen ei-  
ner Eingang mit dem Programmzähler (PCnext) und dessen ande-

rer Eingang über einen Multiplexer (MUX), der von dem Parameter gesteuert wird, mit einem Speicher (12) für die Befehlslänge (Opcode length) oder mit dem Wert 0 verbunden wird, und dessen Ausgang mit der Berechnungseinheit (10) verbunden ist.

5

6. Verfahren zur relativen Adressierung in einem Mikroprozessor, d a d u r c h g e k e n n z e i c h n e t, daß abhängig von einem Betriebszustand oder Parameter für den jeweiligen Assemblercode, relative Adressen unterschiedlich ermittelt werden.

10

7. Verfahren nach Anspruch 6, d a d u r c h g e k e n n z e i c h n e t, daß für die verschiedenen Betriebszustände oder Assemblercodes mehrere Programmzähler (PC, PCnext) vorgesehen werden, die abhängig vom Betriebszustand oder Assemblercode ausgewählt werden.

15

8. Verfahren nach Anspruch 6, d a d u r c h g e k e n n z e i c h n e t, daß abhängig von den verschiedenen Betriebszuständen oder Assemblercodes zu dem Programmzählerstand für die relative Adressberechnung die Befehlslänge (Opcode length) hinzugezählt oder abgezogen wird, oder der Programmzählerstand unverändert bleibt.

20

9. Verfahren nach Anspruch 6, d a d u r c h g e k e n n z e i c h n e t, daß abhängig von den verschiedenen Betriebszuständen oder Assemblercodes zu dem Offsetwert, der üblicherweise zur Berechnung relativer Adressen herangezogen wird, eine Befehlslänge (Opcode length) hinzugezählt oder abgezogen wird, oder der Offsetwert unverändert bleibt.

30

## Zusammenfassung

---

Mikroprozessor und Verfahren zur Adressierung in einem Mikro-  
prozessor

---

5

Mikroprozessor zur Verarbeitung verschiedener Assembler, wobei in dem Mikroprozessor ein Parameter vorgesehen ist, der den jeweiligen Assemblercode bezeichnet, und abhängig davon, wie dieser Parameter gesetzt ist, eine unterschiedliche relative Adressierung erfolgt und Verfahren zur relativen Adressierung in einem Mikroprozessor, bei dem abhängig von einem Betriebszustand oder Parameter für den jeweiligen Assemblercode relative Adressen unterschiedlich ermittelt werden.

10

15 Fig. 1

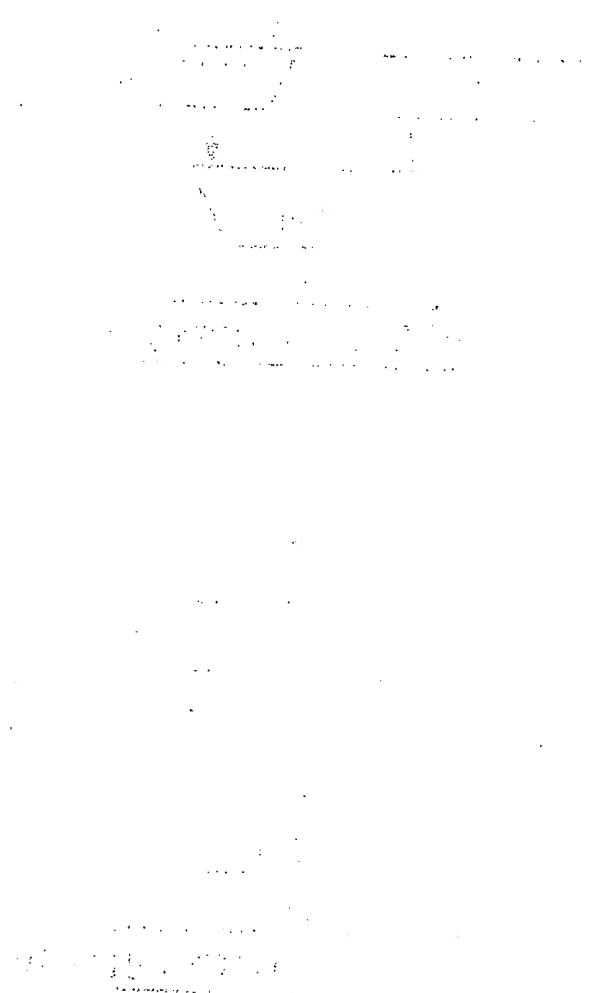


FIG 1

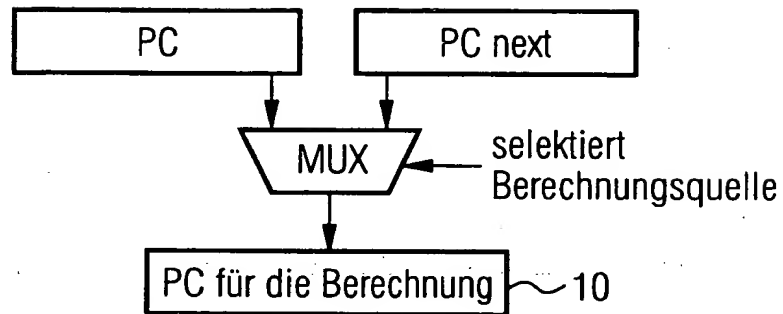


FIG 2

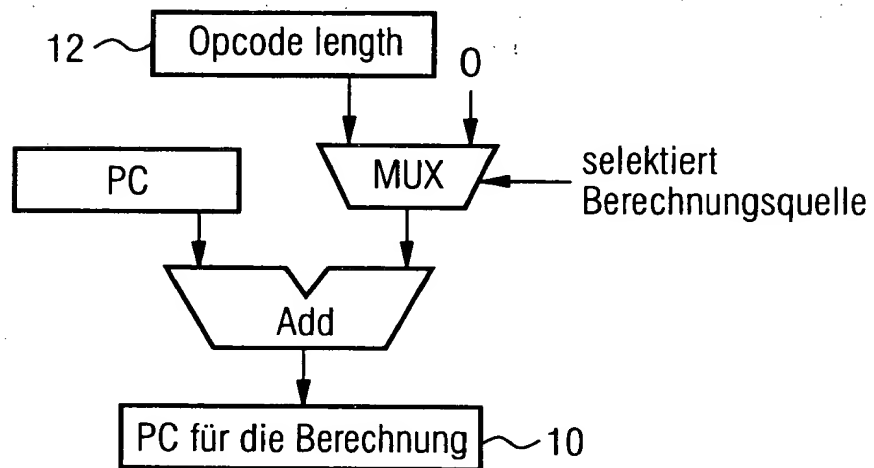
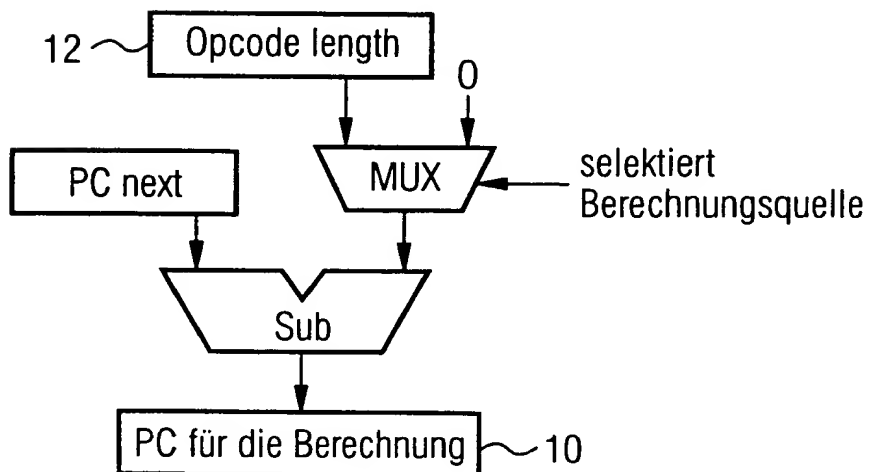


FIG 3



**THIS PAGE BLANK (USPTO)**

Docket # 1999P1177

Applic. # 09/928,011

Applicant: Sedlak

Lerner and Greenberg, P.A.  
Post Office Box 2480  
Hollywood, FL 33022-2480  
Tel: (954) 925-1100 Fax: (954) 925-1101